



PATENT COOPERATION TREATY

From the INTERNATIONAL BUREAU

PCT

NOTIFICATION CONCERNING
SUBMISSION OR TRANSMITTAL
OF PRIORITY DOCUMENT

(PCT Administrative Instructions, Section 411)

Date of mailing (day/month/year) 26 August 2003 (26.08.03)	To: OGURI, Shohei Eikoh Patent Office, 28th Floor ARK Mori Building 12-32, Akasaka 1-chome Minato-ku, Tokyo 107-6028 Japan
Applicant's or agent's file reference p045082	IMPORTANT NOTIFICATION
International application No. PCT/JP03/06538	International filing date (day/month/year) 26 May 2003 (26.05.03)
International publication date (day/month/year) Not yet published	Priority date (day/month/year) 12 June 2002 (12.06.02)
Applicant KABUSHIKI KAISHA YASKAWA DENKI et al	

1. The applicant is hereby notified of the date of receipt (except where the letters "NR" appear in the right-hand column) by the International Bureau of the priority document(s) relating to the earlier application(s) indicated below. Unless otherwise indicated by an asterisk appearing next to a date of receipt, or by the letters "NR", in the right-hand column, the priority document concerned was submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b).
2. This updates and replaces any previously issued notification concerning submission or transmittal of priority documents.
3. An asterisk(*) appearing next to a date of receipt, in the right-hand column, denotes a priority document submitted or transmitted to the International Bureau but not in compliance with Rule 17.1(a) or (b). In such a case, the attention of the applicant is directed to Rule 17.1(c) which provides that no designated Office may disregard the priority claim concerned before giving the applicant an opportunity, upon entry into the national phase, to furnish the priority document within a time limit which is reasonable under the circumstances.
4. The letters "NR" appearing in the right-hand column denote a priority document which was not received by the International Bureau or which the applicant did not request the receiving Office to prepare and transmit to the International Bureau, as provided by Rule 17.1(a) or (b), respectively. In such a case, the attention of the applicant is directed to Rule 17.1(c) which provides that no designated Office may disregard the priority claim concerned before giving the applicant an opportunity, upon entry into the national phase, to furnish the priority document within a time limit which is reasonable under the circumstances.

<u>Priority date</u>	<u>Priority application No.</u>	<u>Country or regional Office or PCT receiving Office</u>	<u>Date of receipt of priority document</u>
12 June 2002 (12.06.02)	2002-171395	JP	11 July 2003 (11.07.03)

The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland	Authorized officer Farid ABOU
Facsimile No. (41-22) 338.90.90	Telephone No. (41-22) 338 8169

日本国特許庁
JAPAN PATENT OFFICE

PCT/JP03/06538

26.05.03

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office

出願年月日
Date of Application:

2002年 6月12日

REC'D 11 JUL 2003

WIPO

PCT

出願番号
Application Number:

特願2002-171395

[ST.10/C]:

[JP2002-171395]

出願人
Applicant(s):

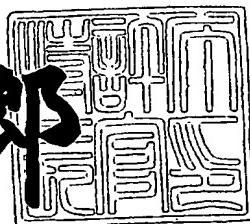
株式会社安川電機

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2003年 6月27日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3050845

【書類名】 特許願
 【整理番号】 P-41664
 【提出日】 平成14年 6月12日
 【あて先】 特許庁長官殿
 【国際特許分類】 H02M 7/48
 【発明者】
 【住所又は居所】 福岡県北九州市八幡西区黒崎城石2番1号 株式会社安川電機内
 【氏名】 田中 善之
 【発明者】
 【住所又は居所】 福岡県北九州市八幡西区黒崎城石2番1号 株式会社安川電機内
 【氏名】 山中 克利
 【発明者】
 【住所又は居所】 福岡県北九州市八幡西区黒崎城石2番1号 株式会社安川電機内
 【氏名】 渡辺 英司
 【特許出願人】
 【識別番号】 000006622
 【氏名又は名称】 株式会社安川電機
 【代理人】
 【識別番号】 100105647
 【弁理士】
 【氏名又は名称】 小栗 昌平
 【電話番号】 03-5561-3990
 【選任した代理人】
 【識別番号】 100105474
 【弁理士】
 【氏名又は名称】 本多 弘徳

【電話番号】 03-5561-3990

【選任した代理人】

【識別番号】 100108589

【弁理士】

【氏名又は名称】 市川 利光

【電話番号】 03-5561-3990

【選任した代理人】

【識別番号】 100115107

【弁理士】

【氏名又は名称】 高松 猛

【電話番号】 03-5561-3990

【選任した代理人】

【識別番号】 100090343

【弁理士】

【氏名又は名称】 栗宇 百合子

【電話番号】 03-5561-3990

【手数料の表示】

【予納台帳番号】 013930

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0002919

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 PWMインバータ制御方法

【特許請求の範囲】

【請求項1】 スイッチング素子と逆並列接続した整流素子からなるスイッチを2個直列に接続したものを2組以上複数組用いた構成で、前記直列接続したスイッチング素子のスイッチングを、各組毎に自由に変化させる機能を備えた2レベルPWM制御方式のPWMインバータ制御方法において、

前記直列接続したスイッチング素子のスイッチングを、インバータの運転周波数が低い場合には、スイッチングによる騒音の周波数成分が集中しないよう�数回数とタイミングを設定して任意の電圧を出力し、その際にスイッチ回数が少なくなり過ぎないようにスイッチ回数に下限を設定し、一方、インバータの運転周波数が上昇する場合には、前記スイッチ回数とタイミングの設定値を運転周波数と一定比率で上昇させるが、スイッチ回数がある設定値以上には上昇しないようにスイッチ回数の上限を設定して、制限することを特徴とするPWMインバータ制御方法。

【請求項2】 スイッチング素子と逆並列接続した整流素子からなるスイッチを4個若しくはそれ以上の偶数個直列接続したものを2組以上複数個用いた構成で、前記直列接続したスイッチング素子のスイッチングを、各組毎に自由に変化させる機能を備え出力レベルに3レベル以上のPWMパルスを出力するマルチレベルPWM制御方式のPWMインバータ制御方法において、

前記直列接続したスイッチング素子のスイッチングを、インバータの運転周波数が低い場合には、スイッチングによる騒音の周波数成分が集中しないよう�数回数とタイミングを設定して任意の電圧を出力し、その際にスイッチ回数が少なくなり過ぎないようにスイッチ回数に下限を設定し、一方、インバータの運転周波数が上昇する場合には、前記スイッチ回数とタイミングの設定値を運転周波数と一定比率で上昇させるが、スイッチ回数がある設定値以上には上昇しないようにスイッチ回数に上限を設定して、制限することを特徴とするPWMインバータ制御方法。

【請求項3】 PWMインバータ制御方法において、前記スイッチ回数の上

限値を、スイッチング素子より発生するスイッチングロスの時間平均がある設定値以下となるように設定することを特徴とする請求項1又は2記載のPWMインバータ制御方法。

【請求項4】 PWMインバータ制御方法において、前記スイッチ回数の上限値を、PWMインバータの発熱をある設定値以下となるように設定することを特徴とする請求項1又は2記載のPWMインバータ制御方法。

【請求項5】 PWMインバータ制御方法において、設定するスイッチ回数の周波数成分が、出力側に接続されるモータの共振周波数と等しくならないよう、その周波数をスキップすることを特徴とする請求項1～4のいずれか1項記載のPWMインバータ制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、モータ等の可变速駆動や系統連係を行うPWMインバータの低騒音化に関する。

【0002】

【従来の技術】

図13は従来のPWMインバータの構成図である。図13において、1はコントローラ、2は低騒音化PWM作成回路、4は電流検出回路、5は直流電源、11は平滑コンデンサ、101～106はスイッチング素子、201～206はフリードイールダイオードである。

以上の構成で、コントローラ1に指令と電流検出回路4から出力電流の検出値を入力する。コントローラ1はそれらの入力に応じて低騒音化PWM作成回路2により、低騒音に特化したPWMスイッチングパターンを作成し、スイッチング素子をON/OFFする指令を出力する。

ここで、低騒音に特化したPWMスイッチングパターンについて説明すると、図13に示す回路の出力する3相2レベルのPWMパルスを空間ベクトル図で表すと図2のようになり、一般的なPWMパルスパターンを示すと図3のようなパターンとなる。図2の空間ベクトル図上の記号、a、b、Op、Onベクトルは

図3に示す各相のスイッチングパターンと対応し、Hは上側スイッチング素子がONしている状態、Lは下側スイッチング素子がONしている状態を示す。

PWMインバータは通常は、図3に示すようなパターンを出力しているが、更に、低騒音化PWM作成回路2によりパルスパターンを組替えた、図4に示すような低騒音化パターンを出力する。この低騒音化パターンは、通常の図3のパターンと時間平均は等しく、パルスを分割して集中させたり分散させたりした、図4のようなパルスパターンを生成して、騒音の分散を図り、低騒音化を実現している。

【0003】

【発明が解決しようとする課題】

しかしながら、上記従来の技術では、通常のPWM方式は、どの相も均等にスイッチングを行っているので、騒音の発生する周波数が集中し、耳障りな騒音が発生している。しかし、低騒音化対策によりパルスパターンを複雑にすると、スイッチ回数が大幅に上昇してスイッチング素子のスイッチングロスが上昇し、発熱が大きくなる。これはインバータを安全に運転するという点では大きな問題であり、スイッチング素子の寿命にも影響を及ぼすという問題があった。

そこで、本発明は、各相のスイッチングを自由に設定できるPWM制御方法において、それらの騒音のピークを分散すると共に、スイッチング回数に下限値、上限値を設けてスイッチング・ロスを設定値以下に抑えることによって、低騒音対策と省エネ化を両立させることができるPWMインバータ制御方法を提供することを目的としている。

【0004】

【課題を解決するための手段】

上記目的を達成するため、請求項1記載の発明は、スイッチング素子と逆並列接続した整流素子からなるスイッチを2個直列に接続したものを2組以上複数組用いた構成で、前記直列接続したスイッチング素子のスイッチングを、各組毎に自由に変化させる機能を備えた2レベルPWM制御方式のPWMインバータ制御方法において、前記直列接続したスイッチング素子のスイッチングを、インバータの運転周波数が低い場合には、スイッチングによる騒音の周波数成分が集中し

ないようにスイッチ回数とタイミングを設定して任意の電圧を出力し、その際にスイッチ回数が少なくなり過ぎないようにスイッチ回数に下限を設定し、一方、インバータの運転周波数が上昇する場合には、前記スイッチ回数とタイミングの設定値を運転周波数と一定比率で上昇させるが、スイッチ回数がある設定値以上には上昇しないようにスイッチ回数の上限を設定して、制限することを特徴としている。

このPWMインバータ制御方法では、各相のスイッチングを自由に設定できる2レベルのPWMインバータ制御方法において、騒音のピークを分散させ、スイッチング回数に上限、下限値を設けて制限するので、耳障りな騒音を低減させスイッチングロスも抑えることができる。

【0005】

また、請求項2記載の発明は、スイッチング素子と逆並列接続した整流素子からなるスイッチを4個若しくはそれ以上の偶数個直列接続したものを2組以上複数個用いた構成で、前記直列接続したスイッチング素子のスイッチングを、各組毎に自由に変化させる機能を備え出力レベルに3レベル以上のPWMパルスを出力するマルチレベルPWM制御方式のPWMインバータ制御方法において、前記直列接続したスイッチング素子のスイッチングを、インバータの運転周波数が低い場合には、スイッチングによる騒音の周波数成分が集中しないようにスイッチング回数とタイミングを設定して任意の電圧を出力し、その際にスイッチ回数が少なくなり過ぎないようにスイッチ回数に下限を設定し、一方、インバータの運転周波数が上昇する場合には、前記スイッチ回数とタイミングの設定値を運転周波数と一定比率で上昇させるが、スイッチ回数がある設定値以上には上昇しないようにスイッチ回数に上限を設定して、制限することを特徴としている。

このPWMインバータ制御方法では、3レベルのPWMインバータ制御方法において、騒音のピークを分散させ、スイッチング回数に上限、下限値を設けて制限するので、耳障りな騒音を低減させスイッチングロスも抑えることができる。

【0006】

また、請求項3記載の発明は、請求項1又は2記載のPWMインバータ制御方法において、前記スイッチ回数の上限値を、スイッチング素子より発生するスイ

ッティングロスの時間平均がある設定値以下となるように設定することを特徴としている。

このPWMインバータ制御方法では、スイッチ回数制限の上限値を、スイッチングロスの時間平均が設定値以下になるように設定するので、スイッチングロスを制御量として、スイッチ回数の上限値を決め制御することができる。

また、請求項4記載の発明は、請求項1又は2記載のPWMインバータ制御方法において、前記スイッチ回数の上限値を、PWMインバータの発熱をある設定値以下となるように設定することを特徴としている。

このPWMインバータ制御方法では、スイッチ回数制限の上限値をインバータの発熱が設定値以下になるように設定するので、発熱量を制御量として、スイッチ回数の上限値を決め制御することができる。

また、請求項5記載の発明は、請求項1～4のいずれか1項記載のPWMインバータ制御方法において、設定するスイッチ回数の周波数成分が、出力側に接続されるモータの共振周波数と等しくならないように、その周波数をスキップすることを特徴としている。

このPWMインバータ制御方法では、低騒音化を図り、スイッチ回数制限によりスイッチングロスを抑えると共に、モータの共振周波数帯の周波数スキップによって、制御系の振動を抑止し、機械音の発生も低減できる。

【0007】

【発明の実施の形態】

以下、本発明の第1の実施の形態について図を参照して説明する。

図1は第1の実施の形態に係るPWMインバータ制御方法の回路例を示す図である。

図2は図1に示すインバータの空間ベクトルを示す図である。

図3は図1に示すインバータの通常のスイッチングパターンを示す図である。

図4は図3に示すパターンの低騒音化されたスイッチングパターンを示す図である。

図5は図1に示すインバータの低騒音化及びスイッチ回数制限を行ったスイッチングパターンを示す図である。

図6は図5に示すスイッチ回数制限を表すグラフを示す図である。

図7は図6に示すグラフのスキップ周波数帯を示す図である。

図1において、1はコントローラ、2は低騒音化PWM作成回路、3はスイッチ回数制限回路、4は電流検出回路、5は直流電源、11は平滑コンデンサ、101～106はスイッチング素子、201～206はフリーホイールダイオードである。

【0008】

つぎに動作について説明する。

図1に示すような3相2レベルのPWMインバータでは、コントローラ1から指令を入力すると、その指令値に応じて図2に示すような空間ベクトルを基に、図3に示すようなPWMパルスパターンを作成する。図2の空間ベクトルの記号a、b、Op、Onは、図3に示す各相U、V、Wのスイッチングパターンと対応し、Hは上側スイッチング素子101、103、105がONしている状態、Lは下側のスイッチング素子102、104、106がONしている状態を示している。なおスイッチング素子「101、102」がU相、「103、104」がV相、「105、106」がW相に相当している。

このPWMパルスパターンは次に、低騒音化PWM作成回路2により低騒音化されたPWMスイッチングパターンへと変更される。つまり図3の場合は、U、V、W相共に均等にスイッチングを行っているために、ノイズ出力が特定の周波数に集中するが、図4の低騒音化パターンでは、出力される電圧の平均値は図3と同一に保ちながら、パターンを分割して組み替え、特定（耳障りな音声帯域内周波数等）の周波数を出力しないように周波数調整される。U相の例で説明すると、図3のU相の均等なパルスは、図4のU相ではパルス幅の異なる倍の数のパルスに組替えられているが、トータルの電圧の平均値は同一で周波数のみが組み替えによって音声帯域外になるように高い方へシフトし調整されている。これによって耳障りな音声帯域内等の騒音が分散・低減される。

こうして低騒音化されたスイッチングパターンは、次に、スイッチ回数制限回路3に入力し、設定されたスイッチ回数が満足されているかを判断する。スイッチ回数制限回路3ではスイッチング・ロスによる発熱を抑えるために設定したス

イッチ回数以上にならないように制限を加えている。この制限は、PWMインバータの設計時にスイッチング素子（IGBT等）の特性より設定してもよいし、実際に使用している条件下での発熱量等を元に実測的に設定してもよく、特定の固定値としては設定していない。

[0009]

PWMインバータでは、運転周波数が上昇すると同時にスイッチ回数も上昇するが、スイッチ回数制限回路3の判断でスイッチ回数が設定値を超えると、図6に示すように、回数制限機能が働きそれ以上のスイッチは制限される。

具体的には、スイッチ回数が設定値を超えると、低騒音化 PWM 作成回路 2において、時間平均のスイッチ回数は一定のままになるように、キャリヤ周期単位等で PWM パターンの分割数を減少させたり、分散のさせ方を変更してスイッチ回数が低減するように調整している。

例えば、図5はスイッチ回数制限を行った低騒音化パターンであり、T1の期間は図4に示すパルスパターンと同じであるが、周期がT1からT2へと変化して運転周波数が上昇した場合、スイッチ回数の制限を受けてパルスを減少させている。この場合の、各制御期間毎のスイッチ回数は、T1期間が11回で図4と同じであるが、T2期間の方は7回と低減されている。しかし全体の時間平均ではスイッチ回数はほぼ均等化され、スイッチング・ロスの時間平均が設定値以下に保たれ、スイッチング素子の発熱が抑えられる。

また、スイッチ回数が少なすぎても出力される電流に大きなリップルが発生し問題となるため、図6に示すように、スイッチ回数制限回路3でスイッチ回数の下限値を設け（これも特性値等より設定する）、それ以下のスイッチ回数にならないように制限を設ける。

[0010]

更に、図7に示すように、負荷として接続されるモータの共振周波数と、出力するPWMパルスパターンのスイッチ回数とが一致しないように、スイッチ回数制限回路3の処理として、スイッチ回数をスキップ処理する。

このように、共振周波数を出力しないようにスイッチ回数をスキップさせることで、振動が抑止され機械音の発生を抑えて、更に、安定した低騒音化を達成で

きる。

【0011】

次に、本発明の第2の実施の形態について図を参照して説明する。

図8は第2の実施の形態に係るPWMインバータの制御方法の回路例を示す図である。

図9は図8に示すインバータの空間ベクトルを示す図である。

図10は図8に示すインバータの通常のスイッチング・パターンを示す図である。

図11は図10に示すパターンの低騒音化されたスイッチングパターンを示す図である。

図12は図8に示すインバータの低騒音化及びスイッチ回数制限を行ったスイッチングパターンを示す図である。

図8は3相3レベル・インバータに適用した例であり、1はコントローラ、2は低騒音化PWM作成回路、3はスイッチ回数制限回路、4は電流検出回路、5は直流電源、12及び13は平滑コンデンサ、107～118はスイッチング素子（スイッチング素子107～110がU相、111～114がV相、115～118がW相に相当）、201～206はフリーホイールダイオード、301～306は中間レベル出力用クランプダイオードである。

【0012】

つぎに動作について説明する。

図8に示す3レベルNPCインバータを用いる場合も、出力できるPWMパルスを空間ベクトル図で表すと図9のようになり、これを用いた一般的なパルスパターンは図10のようになる。空間ベクトルの各記号、a、b、ap、an、bp、bn、Op、On、Ooは、図10に示す各相のスイッチングパターンと対応し、H、O、Lは、Hが上側スイッチング素子がONしている状態、Oはコンデンサ分圧された中性点電圧を出力する真中2つのスイッチング素子がONしている状態、Lは下側スイッチング素子がONしている状態を示す。

通常は、図10に示すような均等なパターンを出力しているが、低騒音化PWM作成回路2により、図11のような低騒音化されたPWMスイッチパターンへ

と変更される。この低騒音化PWMパターンは、図10に示す通常の均等パターンと電圧の時間平均は等しく、パルスを分割して集中させたり、分散させて図11のような低騒音化パターンを生成し、騒音の分散化を図り、低騒音化を実現している。

次に、前実施の形態と同様に、スイッチングロスによる発熱を抑えるため設定したスイッチ回数以上にならないように、スイッチ回数制限回路3により、図6に示すような回数制限を設けて、図11に示すような低騒音化パターンから、図12に示すようなスイッチ回数制限パターンを生成する。図12の例ではT1の期間は図11と同じ回数であるが、運転周波数が上昇してスイッチ回数制限が働くT2期間ではスイッチ回数を減少させ、パルスの分割数が減らされている。

従って、それ以上運転周波数が上昇しても、PWMパターンの分割数を減少させたり、分散のさせ方を変更することにより、時間平均したスイッチ回数をそのままに保ち、スイッチングロスの上昇を防ぎ、安全に低騒音化を実現できる。

なお、第2の実施の形態でも図7に示すようなスキップ処理を行うようにしてもよい。

【0013】

【発明の効果】

以上説明したように、本発明によれば、各相のスイッチングを自由に設定できるPWMインバータ制御方法において、それらの騒音のピークを分散するよう、各相のスイッチパターンを組替え、低騒音化を図ると共に、スイッチング回数に下限値、上限値を設けてスイッチングロスを設定値以下に抑えることによって、低騒音と省エネ化を両立させることができるという効果がある。

【図面の簡単な説明】

【図1】

本発明の第1の実施の形態に係るPWMインバータ制御方法の回路例を示す図である。

【図2】

図1に示すインバータの空間ベクトルを示す図である。

【図3】

図1に示すインバータの通常のスイッチングパターンを示す図である。

【図4】

図3に示すパターンの低騒音化されたスイッチングパターンを示す図である。

【図5】

図1に示すインバータの低騒音化及びスイッチ回数制限を行ったスイッチングパターンを示す図である。

【図6】

図5に示すスイッチ回数制限を表すグラフを示す図である。

【図7】

図6に示すグラフのスキップ周波数帯を示す図である。

【図8】

本発明の第2の実施の形態に係るPWMインバータ制御方法の回路例を示す図である。

【図9】

図8に示すインバータの空間ベクトルを示す図である。

【図10】

図8に示すインバータの通常のスイッチングパターンを示す図である。

【図11】

図10に示すパターンの低騒音化されたスイッチング・パターンを示す図である。

【図12】

図8に示すインバータの低騒音化及びスイッチ回数制限を行ったスイッチングパターンを示す図である。

【図13】

従来のPWMインバータ装置の回路例を示す図である。

【符号の説明】

- 1 コントローラ
- 2 低騒音化 PWM作成回路
- 3 スイッチ回数制限回路

4 電流検出回路

5 直流電源

11 平滑コンデンサ

12、13 分圧コンデンサ

101~118 スイッチング素子

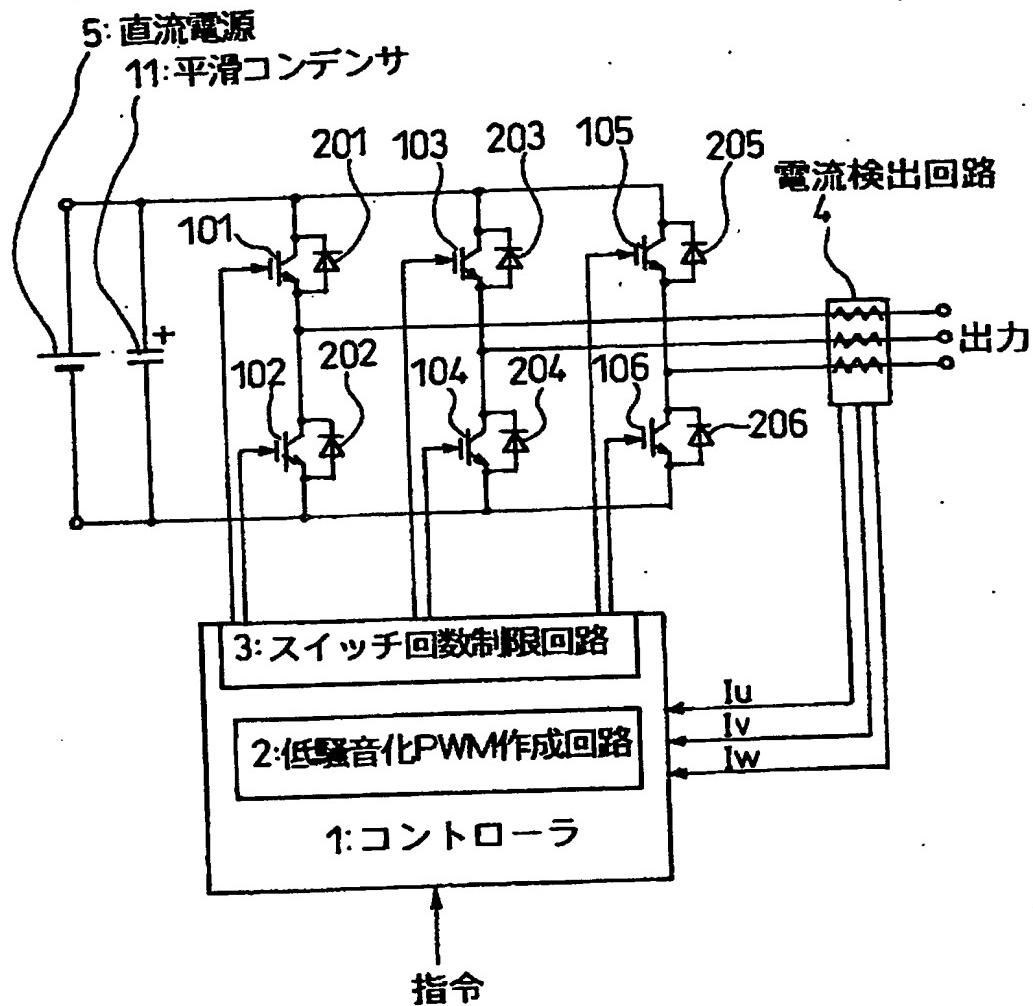
201~218 フリーホイールダイオード

301~306 クランプダイオード

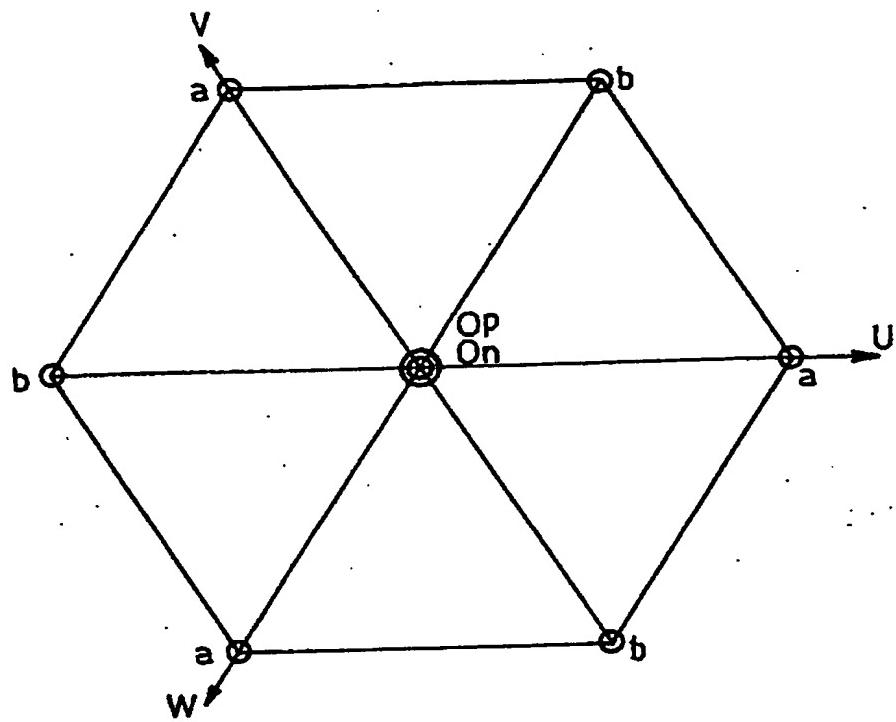
【書類名】

図面

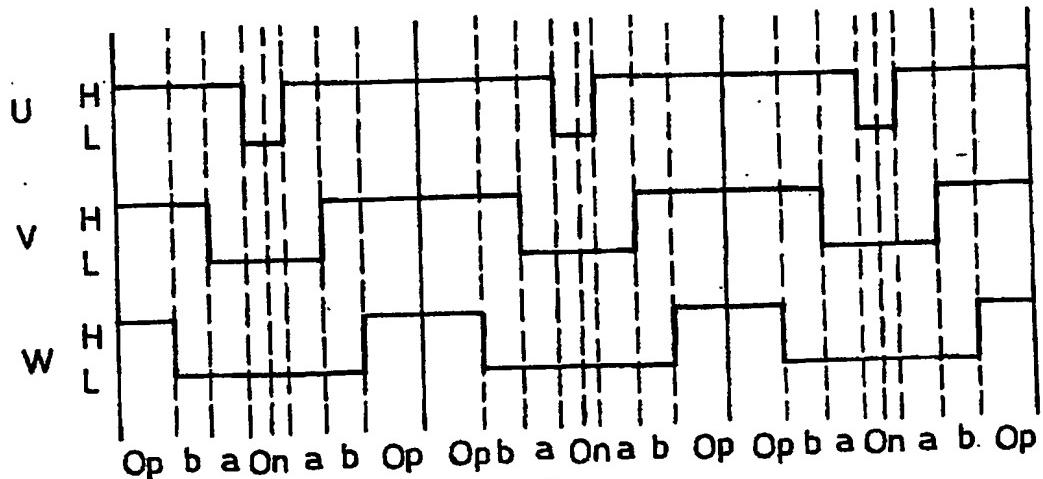
【図1】



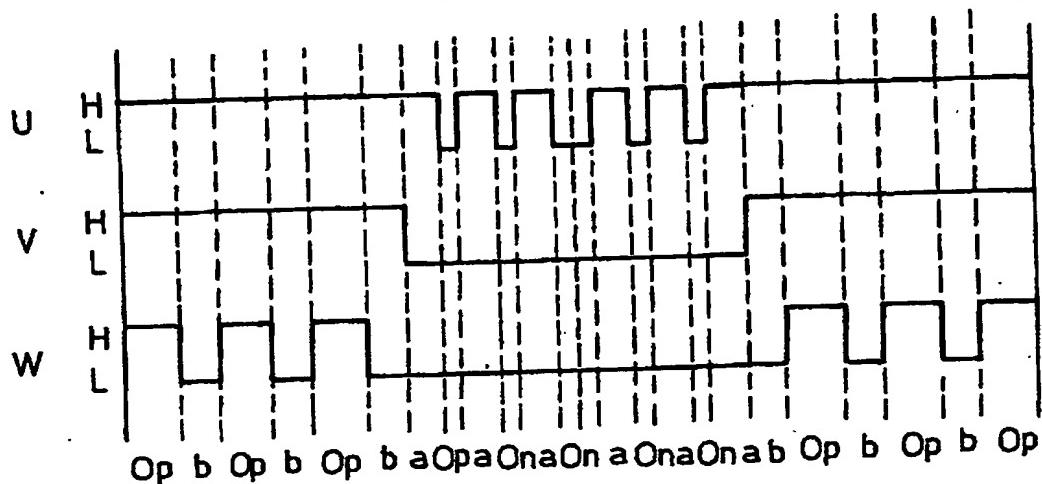
【図2】



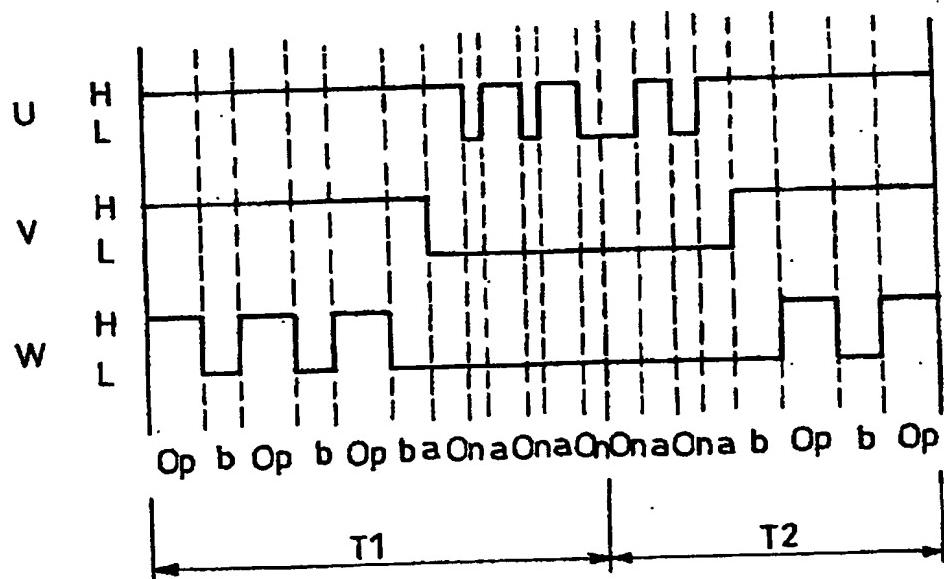
【図3】



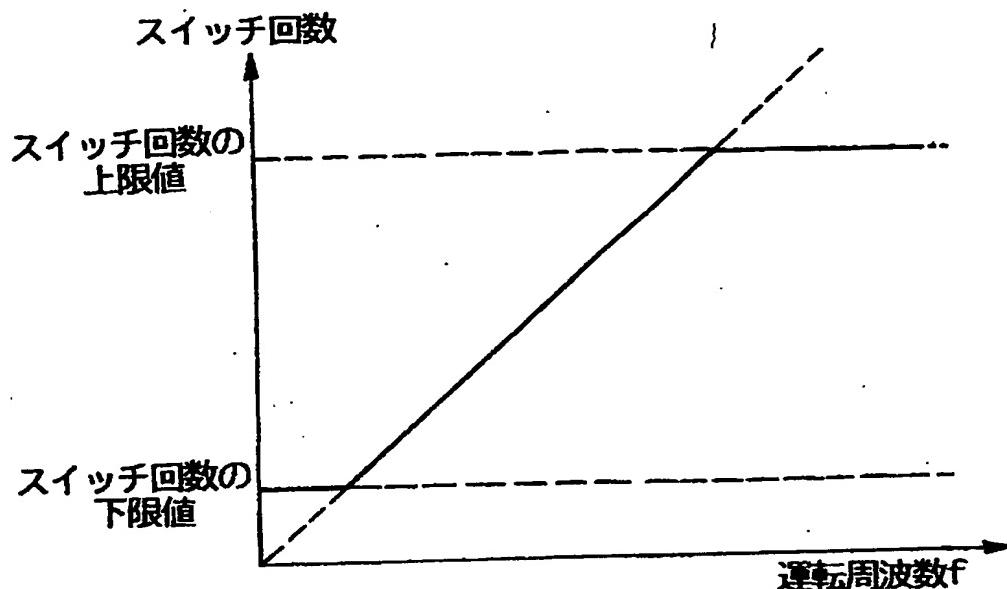
【図4】



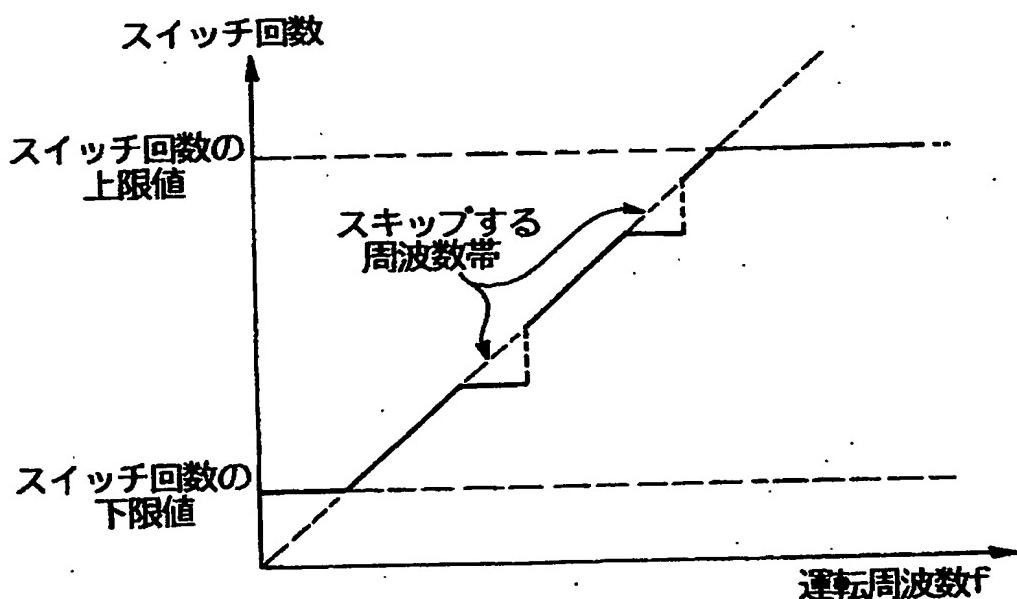
【図5】



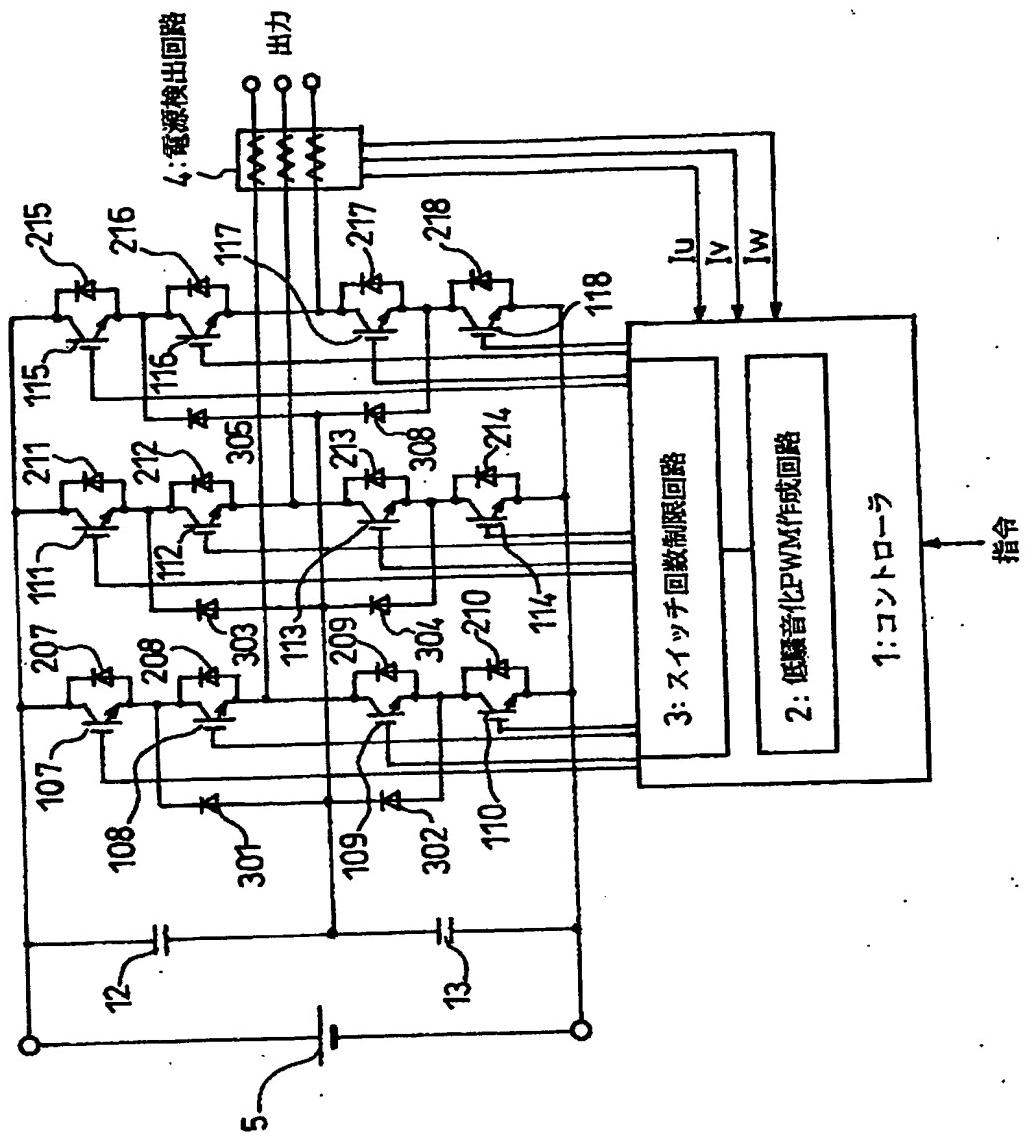
【図6】



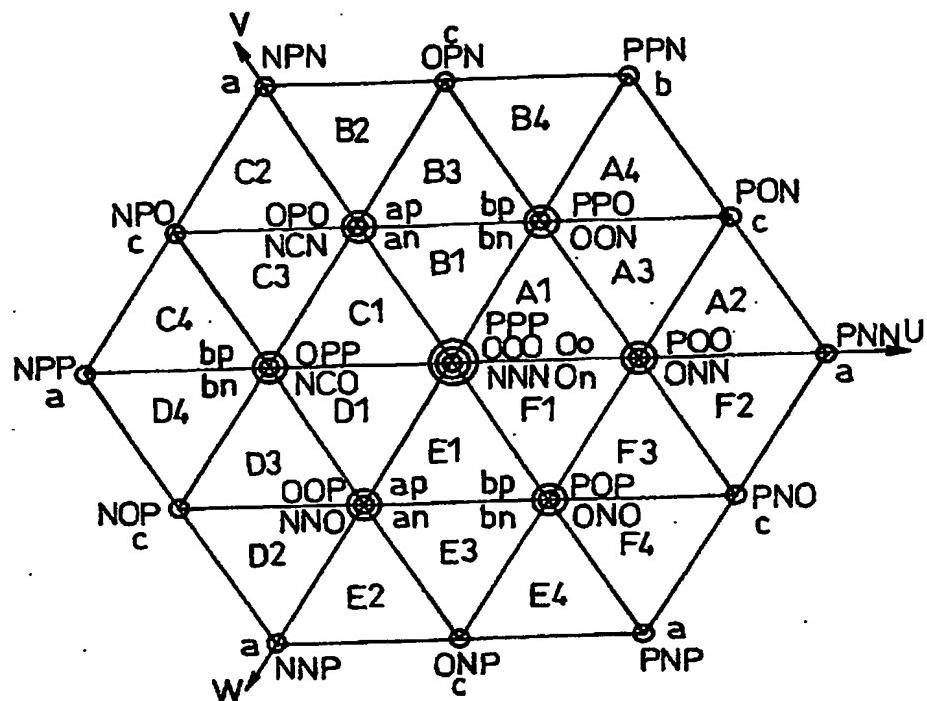
【図7】



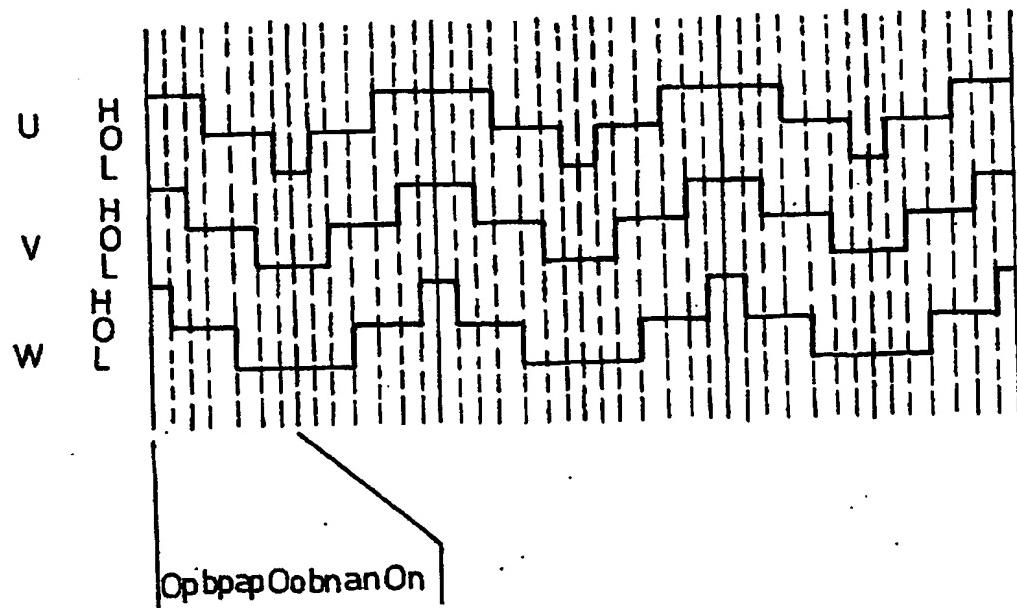
【図8】



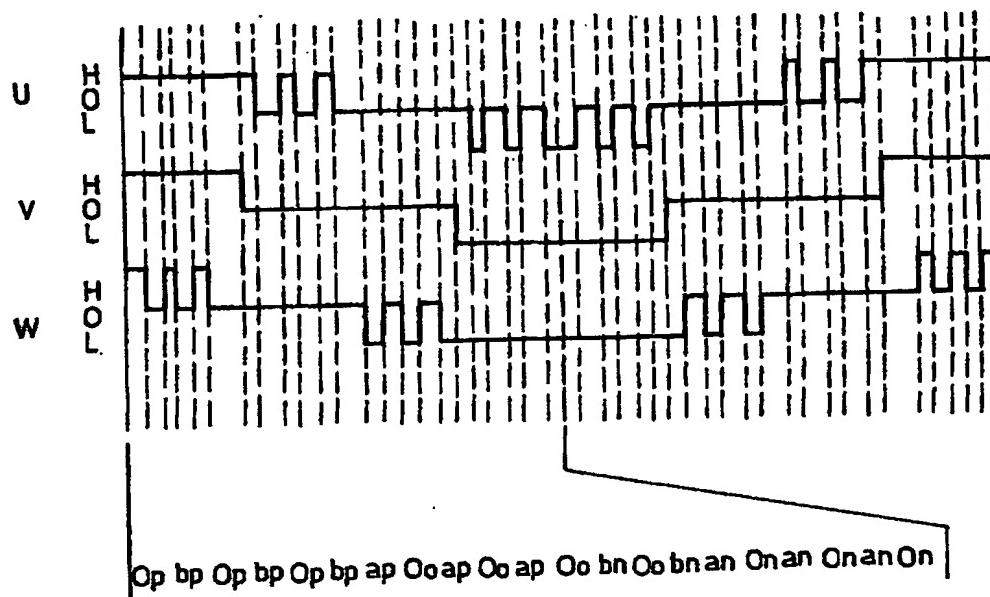
【図9】



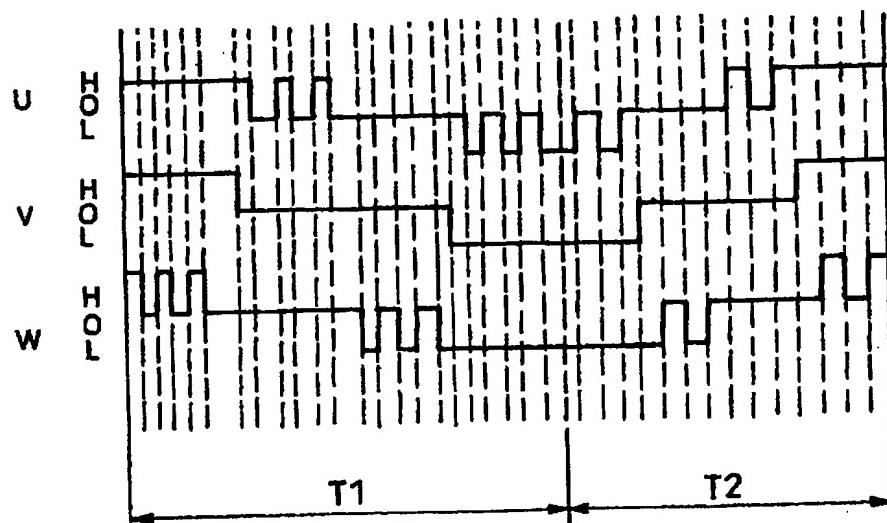
【図10】



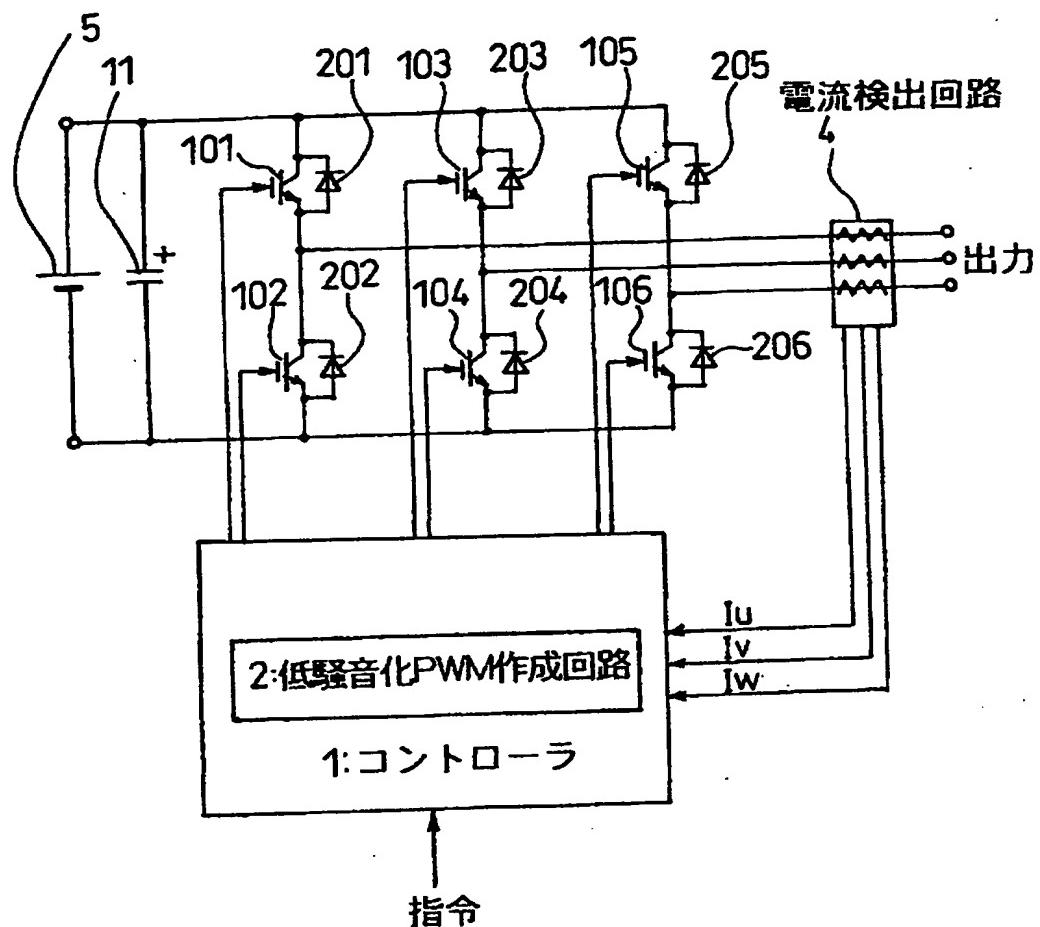
【図11】



【図12】



【図13】



【書類名】 要約書

【要約】

【課題】 低騒音化とスイッチ回数制限により低騒音化と省エネを両立できるPWMインバータ制御方法を提供する。

【解決手段】 2レベルPWMインバータの制御方法において、直列接続したスイッチング素子のスイッチングを、インバータの運転周波数が低い場合には、スイッチングによる騒音の周波数成分が集中しないようにスイッチ回数とタイミングを設定して任意の電圧を出力し、その際にスイッチ回数が少なくなり過ぎないようにスイッチ回数に下限を設定し、一方、インバータの運転周波数が上昇する場合には、スイッチ回数とタイミングの設定値を運転周波数と一定比率で上昇させるが、スイッチ回数がある設定値以上には上昇しないようにスイッチ回数の上限を設定して（2）、制限するものである。

【選択図】 図1

出願人履歴情報

識別番号 [00006622]

1. 変更年月日 1991年 9月27日
[変更理由] 名称変更
住 所 福岡県北九州市八幡西区黒崎城石2番1号
氏 名 株式会社安川電機